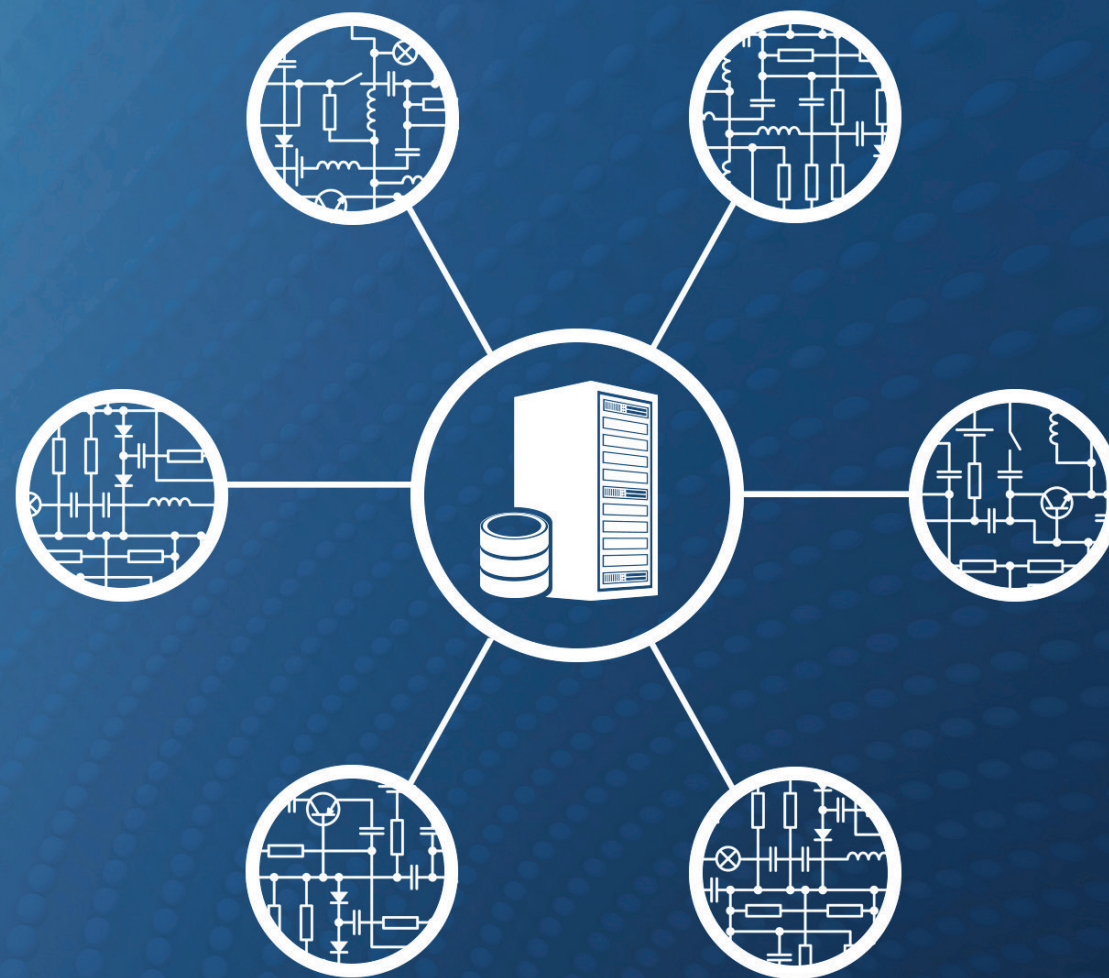


SILICON THINKING 行业解决方案体验
半导体设计数据管理

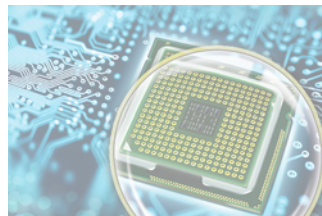




项目与组合管理



需求、可追溯性与测试



问题、缺陷与变更管理

SILICON THINKING 行业解决方案体验

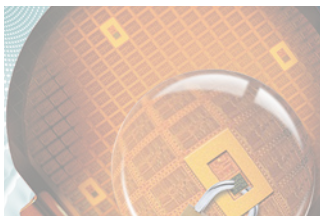
应对技术复杂性，提升业务盈利

集成电路（IC）的发展，以及对市场领导地位的竞争，都在推动半导体制造厂商提供更加复杂的器件。为成功赢得竞争，制造商必须组建来自多个专业领域的专家团队和复杂的项目工作流程来实现器件差异化和团队工作效率。然而，IC 项目越来越多带来业务风险。

达索系统 [Silicon Thinking 行业解决方案](#) 基于 **3DEXPERIENCE®** 平台，可提供一整套方案提升 IC 设计和工程的性能，有助于减轻项目风险，加快市场投放进程，提高产品质量和产量。硅谷思考提供下列方式产生效益：

- 高效率知识产权（IP）管理和复用；
- 采用图形化分析功能管理设计闭环；
- 让所有设计团队都能即时访问最新设计数据；
- 从需求直至验证和确认的端到端可追溯性；
- 封装可靠性仿真与测试；
- 提升产品配置和缺陷管理

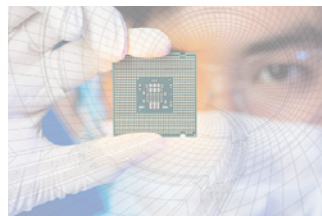
借助该解决方案组合，半导体制造商能够更加迅速和轻松地应对芯片复杂性增大、功耗降低、加快市场投放进程、提高良品率等需求同时带来的各项挑战。



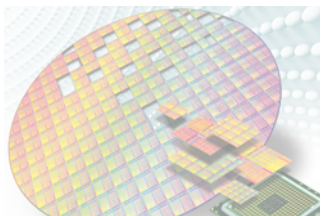
半导体 IP 管理



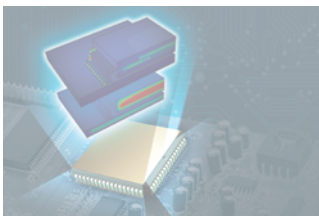
半导体设计数据管理



半导体验证与确认



半导体制造配置



半导体封装仿真



半导体制造工艺改进

15 家

顶级半导体企业中

13 家

企业正在使用

达索系统 [Silicon Thinking](#)

协同设计流程

增强设计工作效率。

半导体协同设计流程

针对复杂半导体项目实施协同设计

达索系统 [Silicon Thinking 半导体协同设计](#) 流程集成 ENOVIA Synchronicity® DesignSync® 的设计数据管理功能，以及 ENOVIA® PinPoint® 的设计数据关联查找功能，提升 IC 设计的团队工作效率。该流程体验已经得到世界各地超过 120 家 IC 开发机构的采用，用于提升设计团队工作效率。

ENOVIA Synchronicity DesignSync

[ENOVIA Synchronicity DesignSync](#) 帮助对大型分散项目的 IC 设计数据进行集中化管理。设计数据直接采集自电子设计自动化（EDA）工具，形成层级化数据结构，用于为分散设计团队提供访问。这种层级化结构直接支持 IP 模块组合方法，便于快速设计针对客户的专用配置 IC。它有助于简化和加快集成设计子模块到总体 IC 设计方案中，促进设计复用。

ENOVIA Pinpoint

[ENOVIA Pinpoint](#) 为管理者提供仪表板和图形分析功能，以评估和加快设计收敛。ENOVIA Pinpoint 能分析多种设计方案、仿真和测试数据，帮助用户掌握项目与规划的里程碑可能发生偏差的地方。项目经理和设计人员还拥有共享视图，以便做出联合项目管理决策。

半导体协同设计流程

要保证复杂的集成化设计取得成功，为协同设计和信息系统奠定合适的基础尤为关键。达索系统 [Silicon Thinking 半导体协同设计](#) 流程：

- 能支持大规模设计团队异地协同；
- 支持 IP 复用和配置优化；
- 兼容多种应用平台，让设计人员专注设计；
- 安全的信息共享；
- 通过自动化的高级分析功能和仪表板，加快项目决策

The logo for ENOVIA SYNCHRONICITY DESIGNSYNC is displayed in a bold, blue, sans-serif font. The word "ENOVIA" is on the top line, "SYNCHRONICITY" is on the middle line, and "DESIGNSYNC" is on the bottom line. The background of the entire slide is a vibrant orange with a subtle, glowing pattern of circuit traces and nodes, giving it a high-tech, digital feel.

ENOVIA SYNCHRONICITY DESIGNSYNC

面向复杂 IC 项目的高级设计数据管理功能 ENOVIA Synchronicity DesignSync 是一种端到端半导体设计数据管理系统。它通过简化 IP 模块集成，加快数据共享，更方便地识别和管理任何设计缺陷，从而简化和加快 IP 模块开发和复用。集成工程人员无需增加资源就能使用更多 IP 模块支持更复杂的设计。

如何组织设计数据结构才能简化和
加快 IP 模块设计和集成？

设计数据管理

设计复用

模块化开发

需求管理

定制设计环境

本地缓存

定制化设计人员工作空间

IP 模块管理

优化磁盘空间

快速打开 / 检出

系统级芯片

模拟设计

数字设计

软件设计

基于模块的版本控制

实时更新

自顶向下设计

IP 管理

并行开发

全球协作

复杂项目

高级综合

跨职能协作

时序收敛

参数搜索

设计收敛

IC 设计数据管理流程挑战

在电子产品市场中竞争，亟需持续不断、永无休止的功能强化。在当今的电子市场中开展竞争，要满足必须的功能和可接受的成本，这要通过设计工作外包、接受 IP 许可（inbound licensing）、配置复用与分布式开发团队才能实现。

必须克服多重彼此制约的挑战：

1. 不同设计团队使用不同设计数据系统来满足自己具体的设计数据采集需求。
2. 因错误选择设计配置而无意间再次引入缺陷。
3. 个别组件变动率极高，造成在芯片层面保持集成的一致性难度高且极为费时。
4. IC 设计包含的嵌入式软件数量不断增长，每一种都有所属的专业领域，有独特的设计规格和数据。

挑战的成因：

1. 市场需要日益复杂的 IC 产品，尤其是当前对系统级芯片（SoC）的需求，迫使集成芯片制造商（IDM）和芯片设计厂商采用更加复杂的设计组织和流程。
2. IC 设计专业领域多元化，包含处理器、存储器、显示管理、电源、射频（RF）连接、安全和传感器控制等领域，带来多样化的设计工具与数据。
3. 各个专业团队选择最适合自己专业领域的设计数据管理工具，而忽视了与其他团队的设计数据集成。

导致这些问题和痛点的原因

1. 导致延迟和产品质量下降的主要原因是 IC 项目的复杂性、低效率设计、测试以及结构分析工具受限等诸多阻碍因素交互造成的结果。
2. 工程团队之间的低效沟通会妨碍设计按时及高质量完成。沟通受地理位置、时区、语言、文化、技能集和流程知识的制约。
3. 用于协作设计工具的许可证预算有限。



理想的系统能允许
所有设计人员
随时随地访问最新的
设计工作空间。

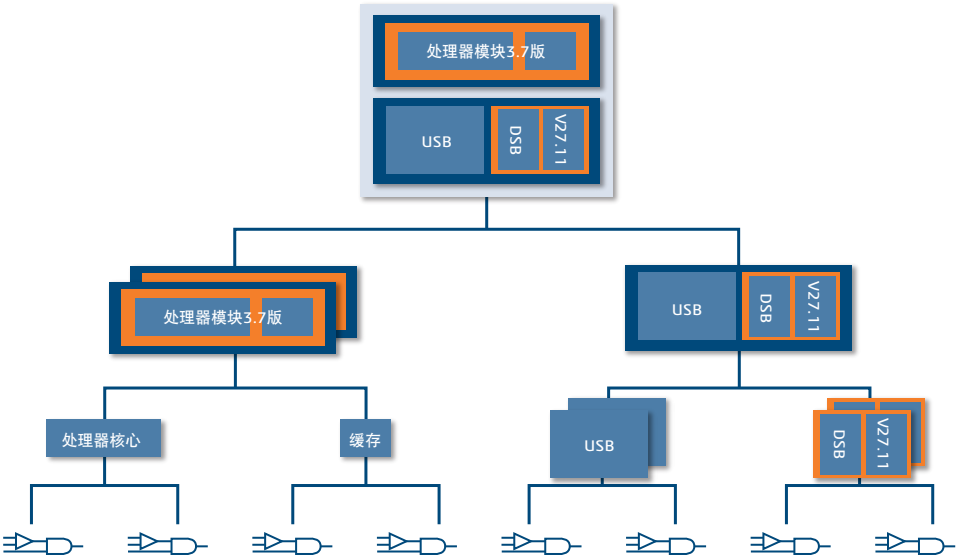
为 IC 项目寻找合适的设计数据管理器

一个理想的 IC 设计项目应按时、按预算交付，且满足对功能、性能和质量的要求。实现这样的理想结果需要一种具备下列功能的设计数据管理流程：

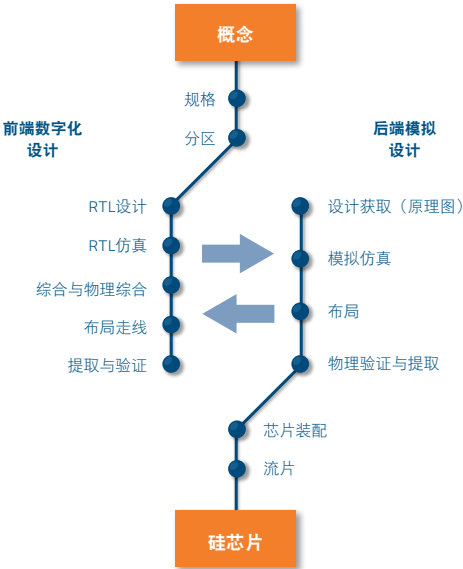
- 异地分布的设计团队都能访问集中的工具平台，实现**高效率地整合设计变更**；
- 通过结构化数据管理重用不变的核心模块，以及开发或修改的新模块，**消除重复信息**；
- 通过综合全面、具有适应能力的版本和配置控制**减少版本追溯错误**，并配合模块化数据结构消除过多的低级文件差异；
- 提供层层细化的交互式管理仪表盘，包含满足实时状态检查的 KPI，以及异常问题的根因分析，从而**满足设计变更影响分析的要求，避免安装各种不同的设计工具**；
- 通过简化的变更影响分析和报告**兼顾任何器件复杂性**，提高设计决策的敏捷性；
- 使用灵活的版本和配置控制**满足任何规模或复杂团队的要求**；
- 通过模块化数据结构和结构化数据管理**管理所有设计结果**，允许重用不变的核心模块，又能利用开发或修改的新模块。

这些功能正是 ENOVIA Synchronicity DesignSync 应用提供的功能。

基于BLOCK的模块化开发



衔接各个设计阶段



加速复杂 IP 设计项目

提升项目差异化的关键功能

ENOVIA Synchronicity DesignSync 贯穿设计流程组织设计数据并加快集成。事实上，正是这一优势使 DesignSync 成为全球绝大多数顶尖半导体公司 (13 of Top15) 数据设计管理工具的最佳选择。其灵活的架构既能让各个设计团队随时访问最新数据，又能最大程度减少数据冗余。DesignSync 同时为软硬件设计提供端到端设计数据管理。它为所有使用的 IP 组合提供统一数据源（SSoT）。

把 IP 块开发封装到模块中，能直接与异地团队的常见结构设计项目匹配，使设计数据集成变得简单流畅。设计团队可为项目创建多层次的内容。可配置数据结构，支持多种设计方法和安全模型，同时形成最优做法。

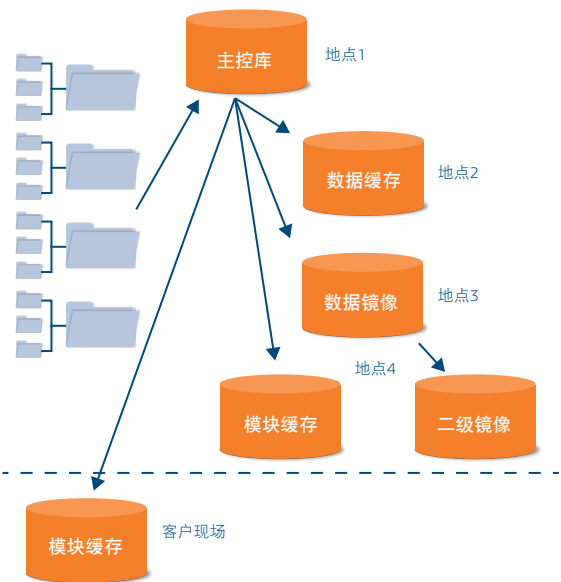
DesignSync 支持极为丰富多样的复杂型（ASCII 和二进制）、复合型（用多个文件访问目录创建统一的设计对象）和 EDA 工具专属型数据类型。集成到多种开发工具中（包括 Cadence® DFII、Synopsys® Custom Design and Galaxy、Eclipse IDE 和 Microsoft® Visual Studio®，结合独立图形用户界面（GUI）、命令行访问、Tcl 外壳和应用编程接口（API））有助于理顺数据管理，方便用户使用。

DesignSync 还能与其他 ENOVIA 产品交互操作，并能集成既有系统和工具，提供完整的企业 PLM 解决方案。

DESIGNSYNC 架构优势

独特的系统功能能显著改善您的设计数据管理

分布式、镜像式、缓存式设计数据管理

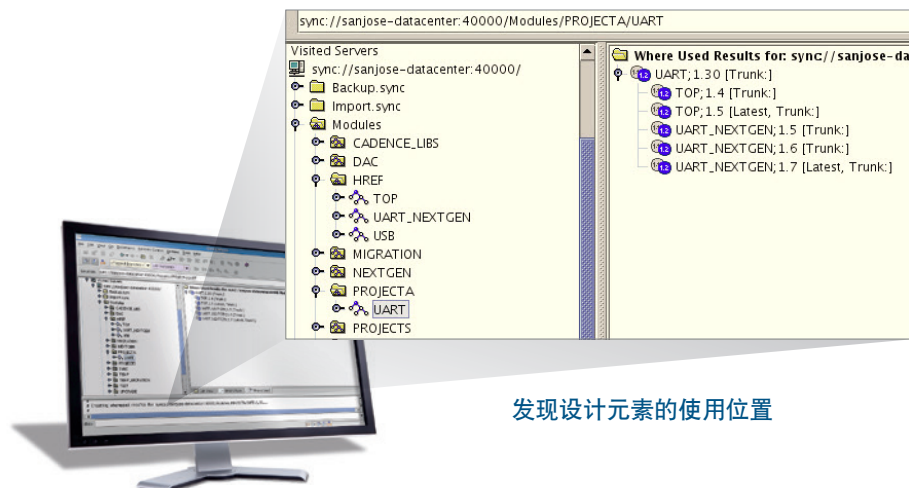


特性	优势
模块、文件、层级化配置管理器（HCM）均属 DesignSync 项目数据库的组成部分。	从基于文件的管理模式向基于模块的管理模式演进
项目文件可组织为模块层级。	缩小版本差异，显著加快工作空间打开速度，减少版本差错，提高产品质量
从其他数管理系统，如 Perforce ™或 Rational® 索引或复制文件	为用户整个项目提供统一数据。
集中化版本管理	确保为所有项目设计人员提供统一数据。
模块变更集处理 – 在模块而非文件层面完成新旧版本比较	设计人员工作空间打开和初始化速度加快 2 倍到 100 倍
分布式设计 —— 设计模块在本地管理，但在全局提供	建立设计团队和 SoC IP 现实结构的镜像为设计人员以最快速度打开和检出而优化
实时异步分布式缓存更新 – 预测性复制	在新设计模块版本检入时系统自动更新全部本地缓存。显著加快工作空间打开 / 检出环节
128 位 SSL 加密	保障文件传输安全有助于防范文件复制过程中被窃取

DesignSync 建立在一套独到且具有高度扩展能力的客户端 / 服务器架构上，具备大字节数据管理能力，能管理百万计 GB 大小的文件。支持静态、动态和层级化文件使用模型。可配置桌面和群组服务器缓存，能快速打开构成工作空间数据主体的只读数据。已部署系统可包含多层级镜像服务器，以优化工作空间访问速度和更新分发速度之间的冲突性需求。IC 项目数据能够在物理意义上分发给各自位于与设计团队地点的多个库，但实现了集中化管理，从而为每个团队提供相同的统一数据。

DESIGNSYNC 架构优势

显著改进用户设计数据管理的独特用户界面功能



发现设计元素的使用位置



DesignSync 能通过各种领先的 EDA 和软件开发工具内部访问

特性

使用位置分析

嵌入到领先的 EDA 和软件开发工具中（Cadence、Synopsys、Mentor Graphics®、Microsoft 等等）

内建 ASCII 文件的双向和三向文件比较，比如在寄存器传送层级（RTL）

图形化和命令行用户界面（UI）

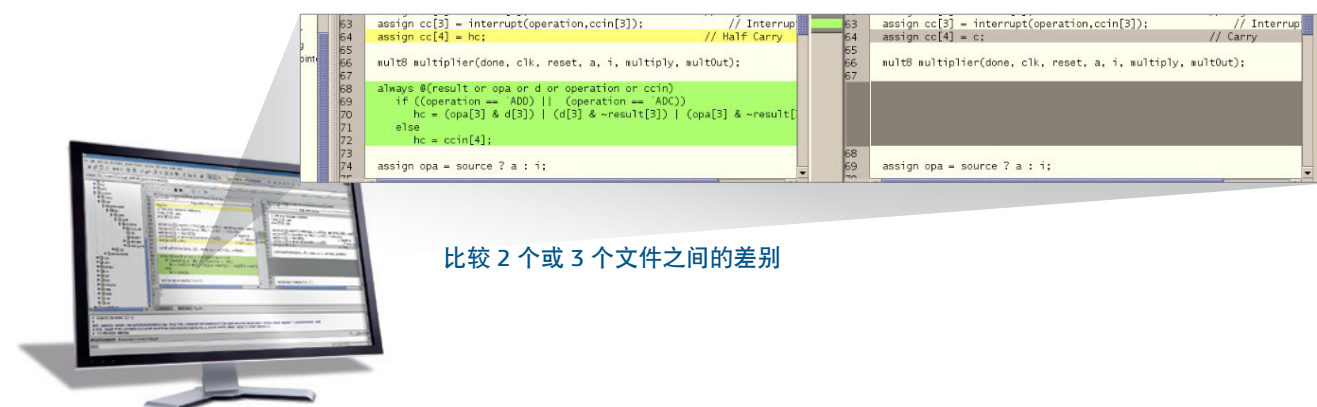
优势

针对出错的设计元素或其他关键属性可方便地生成清单

用户能从设计应用中管理文件，流畅化数据文件读写和检入 / 检出

加快版本管理和错误定位

适应用户喜好的 UI



比较 2 个或 3 个文件之间的差别

主要优势

模块化设计数据管理：
提供快速检入 / 检出和大数
据支持的一流系统性能

全面的使用位置分析：
跨全部项目迅速评估设计变
更或错误的影响

团队整体同步：
有助于确保每个人在任何时
候都在依据相同的设计基础
工作

DESIGNSYNC 的业务价值

自 1998 年以来 IC 设计团队就一直依赖 ENOVIA Synchronicity，尤其是 ENOVIA Synchronicity DesignSync 帮助管理他们产品中的软硬件数据。今天有超过 120 家半导体开发机构运用 ENOVIA Synchronicity 提升设计工作效率。ENOVIA Synchronicity 专门针对复杂 IC 设计的设计数据管理（DDM）而开发，并随着半导体行业面临的挑战的发展演化而不断发展演进。

节省设计工程时间	平均改进百分比
搜索正确数据节省大量时间 — 找到实际的流片、返工、验证数据等	41%
节省重新创建误操作数据所用的时间 — 因数据丢失或损坏重新设计或回滚所用的时间	69%
节省仿真错误数据浪费的时间 — 仿真不正确或修改过的数据和库	49%
节省 layout 错误数据造成浪费的时间 — 使用不正确或修改过的组件布局	59%
节省验证数据用时 — 验证不正确或修改过的布局	53%
节省与远程站点协同所用的时间	43%
节省在流片时加载 IP 所有的时间	11%

客户语录

我们的发布平台以 DesignSync 为基础，在我们的业务繁忙时期平均为我们节省两个星期的 NPI 周期，这对我们而言成效巨大。我们能在几分钟内加载设计工作空间，没有 DesignSync 的话要花几个小时。虽然这过去对较小规模的项目相当重要，现在对我们较大规模的项目也起着关键作用

— Avery De Marr, FreeScale 半导体公司 PLM 系统 IT 经理

了解 ENOVIA Pinpoint 和达索系统 [Silicon Thinking 行业解决方案体验](#) 如何与自己的 IC 设计流程对接。

[联系销售部门](#) 获取定制评估和详细了解下列内容：

- 项目与组合管理
- 需求、可追溯性与测试
- 问题、缺陷与变更管理
- 半导体协作设计
- 半导体封装仿真

我们的 3DEXPERIENCE 平台服务于 12 个行业，能为各品牌应用注入强大动力，并提供丰富多样的行业解决方案体验。

作为一家为全球客户提供 3DEXPERIENCE® 解决方案的领导者，达索系统为企业和客户提供虚拟空间以模拟可持续创新。其全球领先的解决方案改变了产品在设计、生产和技术支持上的方式。达索系统的协作解决方案更是推动了社会创新，扩大了通过虚拟世界来改善真实世界的可能性。达索系统为 140 多个国家超过 19 万个不同行业、不同规模的客户带来价值。如欲了解更多信息，敬请访问：www.3ds.com。



中国 北京
中国 北京 朝阳区建国路 79 号华贸中心 2 号
写字楼 707-709 室
100025
电话：+ 86 10 65362288
传真：+ 86 10 65989050

中国 上海
中国 上海 浦东新区陆家嘴环路 1233 号汇亚大厦
806-808 室
200120
电话：+ 86 21 38568000
传真：+ 86 21 58889951

中国 广州
中国 广州 广州市天河区珠江新城珠江西路 5 号
广州国际金融中心 25 楼 2504 室
510623
电话：+ 86 20 22139222
传真：+ 86 20 28023366

中国 成都
中国成都市武侯区人民南路四段三号来福士广场
写字楼 2 座 17 层 1708 室
610041
电话：+ 86 28 66847801
传真：+ 86 28 6684 7866

中国 武汉
中国湖北省武汉市武昌区中南路 99 号武汉
保利广场 A 座 18 楼
430071
电话：+ 86 27 8711 9188

台湾 台北
台北市 105 敦化北路 167 号 11 楼 B1 区
电话：+ 886 2 2175 5999
传真：+ 886 2 2718 0287